

PATENT ABSTRACTS OF JAPAN

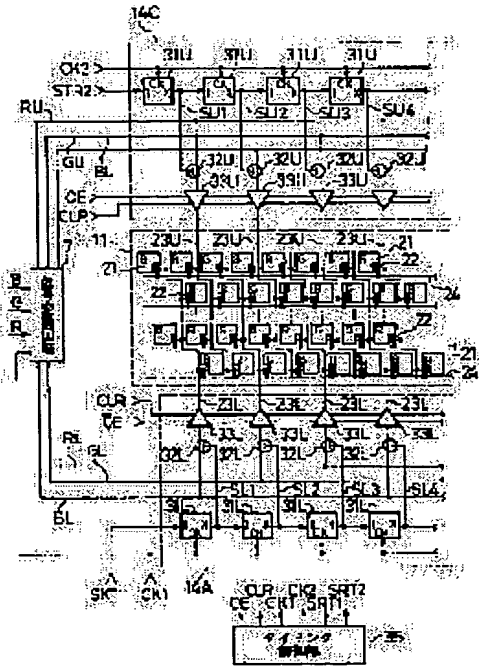
(11)Publication number : 08-248927
(43)Date of publication of application : 27.09.1996

(51)Int.Cl. G09G 3/36
G02F 1/133
G02F 1/1345
H04N 5/66

(21)Application number : 07-074726 (71)Applicant : CASIO COMPUT CO LTD
(22)Date of filing : 08.03.1995 (72)Inventor : TAKEUCHI MAKOTO

(54) LIQUID CRYSTAL DISPLAY DEVICE AND METHOD FOR DRIVING LIQUID CRYSTAL DISPLAY PANEL

(57)Abstract:
PURPOSE: To provide a liquid crystal display device capable of displaying the picture having high resolution.
CONSTITUTION: A signal conversion circuit 7 samples video signals of respective RGB colors by the period corresponding to 1.5 pixels to divide them to the signal for the driver 14A of a lower signal side and the signal for the driver 14C of an upper signal side and moreover expands them to signals continuing for the period corresponding to 3 pixels to supply them to drivers 14A, 14C of respective signal sides. The drivers 14a, 14c of respective sides sample the supplied signals and impress voltages corresponding to sampled values onto pixel capacitances via signal electrodes 23L, 23U.



LEGAL STATUS

[Date of request for examination] 28.09.2001
[Date of sending the examiner's decision of rejection]
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
[Date of final disposal for application]
[Patent number] 3451298
[Date of registration] 18.07.2003
[Number of appeal against examiner's decision of rejection]
[Date of requesting appeal against examiner's decision of rejection]
[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

BEST AVAILABLE COPY

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-248927

(43)公開日 平成8年(1996)9月27日

(51)Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
G 0 9 G 3/36			G 0 9 G 3/36	
G 0 2 F 1/133	5 5 0		G 0 2 F 1/133	5 5 0
	1/1345			1/1345
H 0 4 N 5/66	1 0 2		H 0 4 N 5/66	1 0 2 B

審査請求 未請求 請求項の数14 F D (全 14 頁)

(21)出願番号 特願平7-74726

(22)出願日 平成7年(1995)3月8日

(71)出願人 000001443

カシオ計算機株式会社

東京都新宿区西新宿2丁目6番1号

(72)発明者 竹内 誠

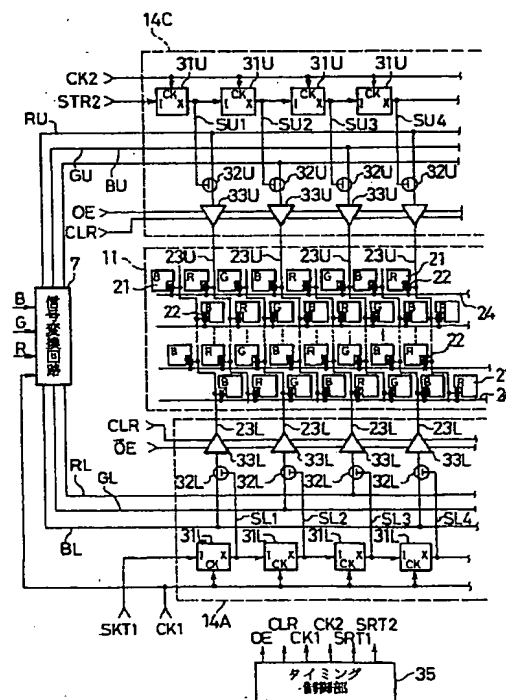
東京都東大和市桜が丘2丁目229番地 カ
シオ計算機株式会社東京事業所内

(54)【発明の名称】 液晶表示装置及び液晶表示パネルの駆動方法

(57)【要約】

【目的】 高解像度の画像を表示できる液晶表示装置を提供することである。

【構成】 信号変換回路17は、B R G各色の映像信号をそれぞれ1.5画素に相当する期間だけサンプリングし、下側の信号側ドライバ14A用の信号と上側の信号側ドライバ14C用の信号とに振り分け、さらに、3画素に相当する期間持続する信号に伸長して各信号側ドライバ14A、14Cに供給する。各信号側ドライバ14A、14Cは、供給された信号をサンプリングし、サンプリング値に対応する電圧を信号電極23L、23Uを介して画素容量に印加する。



【特許請求の範囲】

【請求項 1】液晶容量と液晶容量に接続されたスイッチング素子と、スイッチング素子を介して液晶容量に接続された信号ラインとを備え、信号ラインが反対方向に千鳥状に引き出された液晶表示パネルと、前記液晶表示パネルを挟んで反対側に配置され、対応する信号ラインにそれぞれ接続され、供給された映像信号に従って信号ラインを駆動する第 1 と第 2 の駆動回路と、

映像信号を前記第 1 と第 2 の駆動回路用に異なったタイミングでサンプリングし、前記第 1 と第 2 の駆動回路に振り分けて供給する変換手段と、
を備えることを特徴とする液晶表示装置。

【請求項 2】前記変換手段は、サンプリング信号を時間軸上で伸長し、且つ、前記第 1 と第 2 の駆動回路に振り分けて供給する伸長手段、を備えることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】前記変換手段は、複数のサンプリング容量と、前記映像信号を所定の期間ずつ前記サンプリング容量に順次供給する手段と、前記サンプリング容量に保持されている信号を所定期間ずつ順次出力する手段と、
を備えることを特徴とする請求項 1 又は 2 に記載の液晶表示装置。

【請求項 4】前記変換手段は、前記映像信号をデジタルデータに変換する A/D 変換手段と、前記 A/D 変換手段の出力データを前記第 1 の駆動回路用と第 2 の駆動回路用に振り分ける手段と、前記振り分け手段により振り分けられたデータをアナログ信号に変換して出力する D/A 変換手段と、
を備えることを特徴とする請求項 1 又は 2 に記載の液晶表示装置。

【請求項 5】前記変換手段は、前記映像信号をデジタルデータに変換する A/D 変換手段と、前記 A/D 変換手段の出力データを前記第 1 の駆動回路用と第 2 の駆動回路用に振り分ける手段と、振り分けられたデータをそれぞれ記憶するメモリと、前記メモリの記憶データを順次読み出し、アナログ信号に変換して出力する D/A 変換手段と、
を備えることを特徴とする請求項 1 又は 2 に記載の液晶表示装置。

【請求項 6】前記 A/D 変換手段の変換速度と、前記 D/A 変換手段の変換速度は実質的に等しい、ことを特徴とする請求項 5 に記載の液晶表示装置。

【請求項 7】前記変換手段は、前記映像信号をデジタルデータに変換する A/D 変換手段と、

前記 A/D 変換手段から出力されたデータを記憶するメモリと、

前記メモリの記憶データを順次読み出し、読み出したデータを前記第 1 の駆動回路用と第 2 の駆動回路用に振り分ける手段と、

前記変換手段により振り分けられたデータをアナログ信号に変換して出力する D/A 変換手段と、
を備えることを特徴とする請求項 1 又は 2 に記載の液晶表示装置。

【請求項 8】D/A 変換手段の変換速度は、前記 A/D 変換手段の変換速度の実質的に 2 倍である、ことを特徴とする請求項 7 に記載の液晶表示装置。

【請求項 9】前記映像信号は BGR 3 色の映像信号を含み、

前記液晶表示パネルは、BGR 各色の画素が所定の順番で規則的に配列されており、

前記変換手段は、映像信号の 1.5 画素に相当する期間、各映像信号をサンプリングし、サンプリングした信号を 3 画素に相当する期間の信号に伸長する手段を含み、

前記第 1 と第 2 の駆動回路は、供給された映像信号を、前記 3 画素に相当する期間サンプリングし、サンプリングした信号に対応する信号を対応する信号ラインに印加する手段を備える、
ことを特徴とする請求項 1 又は 2 に記載の液晶表示装置。

【請求項 10】前記映像信号は BGR 3 色の映像信号を含み、

前記液晶表示パネルは、BGR 各色の画素が所定の順番で規則的に配列されており、

前記変換手段は、映像信号の 1.5 画素に相当する期間、各色の映像信号を順次サンプリングするサンプリング手段と、前記サンプリング手段によりサンプリングされた信号を記憶する記憶手段と、

前記記憶手段に記憶された信号を所定周期で読み出すと共に前記第 1 と第 2 の駆動手段に振り分けて供給する手段と、を備える、
ことを特徴とする請求項 1 又は 2 に記載の液晶表示装置。

【請求項 11】前記第 1 と第 2 の駆動手段は、1 水平走査期間分の映像信号を、前記液晶表示パネルの複数の走査ラインに表示する、ことを特徴とする請求項 1 乃至 10 のいずれか 1 つに記載の液晶表示装置。

【請求項 12】液晶容量と液晶容量に接続されたスイッチング素子と、スイッチング素子を介して液晶容量に接続され、交互に反対方向に引き出された第 1 と第 2 の信号ライン群とを備える液晶表示パネルの駆動方法において、

映像信号を前記第 1 の信号ライン群用と前記第 2 の信号ライン群用に互いに異なったタイミングでサンプリング

するサンプリングステップと、
サンプリング信号を前記第1の信号ライン群用と前記第2の信号ライン群用に振り分ける振り分けステップと、
前記第1の信号ライン群用のサンプリング信号に従って前記第1の信号ラインを駆動し、前記第2の信号ライン群用のサンプリング信号に従って前記第2の信号ラインを駆動する駆動ステップと、
を備えることを特徴とする液晶表示パネルの駆動方法。
【請求項13】前記映像信号はBGR3色の映像信号を含み、
前記液晶表示パネルは、BGR各色の画素が所定の順番で規則的に配列されており、
前記サンプリングステップは、映像信号の1.5画素に相当する期間、前記映像信号をサンプリングし、
前記駆動ステップは、供給された映像信号を、映像信号の3画素に相当する期間、サンプリングした信号に対応する信号を対応する信号ラインに印加する、
ことを特徴とする請求項12に記載の液晶表示パネルの駆動方法。

【請求項14】前記映像信号はBGR3色の映像信号を含み、
前記液晶表示パネルは、BGR各色の画素が所定の順番で規則的に配列されており、
前記サンプリングステップは、サンプリングした信号をメモリに格納するステップを有し、
前記振り分けステップは、前記メモリに格納された信号を、前記映像信号の1水平走査期間の間に複数回読み出すステップと、
前記駆動ステップは、1走査ライン分の画像を前記液晶表示パネルの複数走査ライン上に表示させる工程、を備える、
ことを特徴とする請求項12又は13に記載の液晶表示パネルの駆動方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明は、高解像度の液晶表示装置及び液晶表示パネルの駆動方法に関する。

【0002】

【従来の技術】図12は、いわゆるCOG（チップオンガラス）方式の液晶表示装置の構成を示す。この液晶表示装置は、液晶表示パネル（液晶表示素子）111のガラス基板の上に信号側ドライバ（ソースドライバ）112A、112Bと走査側ドライバ（アドレสดライバ）113A、113Bを配置して構成されている。

【0003】このような構成の液晶表示装置の液晶パネル111と信号側ドライバ112A、112Bの構成を図13に示す。図示するように、液晶表示パネル111は、アクティブマトリクス型のものであり、各画素電極121はTFT（薄膜トランジスタ）122を介して対応する信号ラインS1、S2、…に接続されている。

また、各行のTFT122は対応するゲートラインG1、G2…に接続されている。信号側ドライバ112A、112Bは、シフトレジスタを構成する複数のフリップフロップ131と、フリップフロップ131の出力信号SS1、SS2、…に応じてオン・オフするアナログスイッチ132と、アナログスイッチ132を介してBGRいずれかの映像信号が供給され、信号ラインS1、S2、…を駆動するチャージ回路133と、から構成されている。

10 【0004】図13に示す回路構成において、各水平走査期間が開始すると、走査側ドライバ114A、114Bは選択対象のゲートラインにゲートパルスを印加し、対応する行のTFT122をオンする。また、クリア信号CLRがアクティブレベルに設定され、選択行の画素の容量（液晶容量）に蓄積されていた電荷がオンしたTFT122とチャージ回路133を介して放電される。続いて、クリア信号CLRがオフし、出力イネイブル信号OEがアクティブレベルに設定される。また、第1段のフリップフロップ131に図14（B）に示す3クロック期間ハイレベルとなるスタート信号SRTが供給される。各フリップフロップ131は（A）に示すクロックCKに従ってスタート信号SRTをシフトして、（C）～（F）に示す信号SS1～SS4…として出力する。

【0005】フリップフロップ131の出力信号SS1、SS2、…に応じて、アナログスイッチ132が順次3クロック期間オンする。このため、（G）～

（I）に示すように、BGR各色の映像信号がチャージ回路133の入力容量にサンプリングされ、チャージ回路133により選択行の液晶容量に書き込まれる。このような構成及び動作とすることにより、各液晶容量には、3クロック期間、即ち、BGRの3画素の表示期間分の映像信号の平均値が書き込まれ、平均値に対応する階調が表示される。

【0006】液晶表示パネルは解像度が高いものが求められており、特に拡大投影用の液晶表示パネルでは、小さなパネルに高解像度が要求されている。解像度を高めるためには、画素数を増加すると共に画素の増加に伴ってドライバの数を増加しなければならない。また、ドライバの配置スペースが限られている。このため、図15に示すように、信号ラインを上下に交互（千鳥）に引き出し、図16に示すように信号側ドライバ112A～112Dを表示領域の上下に配置して結線する必要が生ずる。

【0007】このような構造の液晶表示装置を駆動する場合、従来の駆動方法を踏襲し、図17（A）、

（B）、（F）、（G）に示すように、下側の信号側ドライバ112A、112Bに供給するクロックCK1及びスタート信号STR1よりも半クロック期間遅延したクロックCK2及びスタート信号SRT2を上側の信号

側ドライバ 112C、112D に供給する方法も考えられる。

【0008】この駆動方法によれば、下側の信号側ドライバ 112A、112B は (C) ~ (E) に示すように順次 BRG 各色の映像信号をサンプリングして、対応する液晶容量に書き込む。また、上側の信号側ドライバ 112C、112D は、(H) ~ (J) に示すように順次 BRG 各色の映像信号をサンプリングして、対応する液晶容量に書き込む。

【0009】

【発明が解決しようとする課題】しかし、図 17 に示す駆動方法では、(C) と (I)、(D) と (J)、(E) と (H) を比較すれば明らかなように、下側の信号側ドライバ 112A、112B がサンプリングする映像信号の後半と上側の信号側ドライバ 112C、112D がサンプリングする映像信号の前半が重複する。このため、表示画像の解像度が低下する。

【0010】この発明は上記実状に鑑みてなされたもので、高解像度の画像を表示することができる液晶表示装置及び液晶表示パネルの駆動方法を提供することを目的とする。

【0011】

【課題を解決するための手段】上記目的を達成するため、この発明の第 1 の観点にかかる液晶表示装置は、液晶容量と液晶容量に接続されたスイッチング素子と、スイッチング素子を介して液晶容量に接続された信号ラインとを備え、信号ラインが反対方向に千鳥状に引き出された液晶表示パネルと、前記液晶表示パネルを挟んで反対側に配置され、対応する信号ラインにそれぞれ接続され、供給された映像信号に従って信号ラインを駆動する第 1 と第 2 の駆動回路と、映像信号を前記第 1 と第 2 の駆動回路用に異なったタイミングでサンプリングし、前記第 1 と第 2 の駆動回路に振り分けて供給する変換手段と、を備えることを特徴とする。

【0012】また、この発明の第 2 の観点にかかる液晶表示パネルの駆動方法は、液晶容量と液晶容量に接続されたスイッチング素子と、スイッチング素子を介して液晶容量に接続され、交互に反対方向に引き出された第 1 と第 2 の信号ライン群とを備える液晶表示パネルの駆動方法において、映像信号を前記第 1 の信号ライン群用と前記第 2 の信号ライン群用に互いに異なったタイミングでサンプリングするサンプリングステップと、サンプリング信号を前記第 1 の信号ライン群用と前記第 2 の信号ライン群用に振り分ける振り分けステップと、前記第 1 の信号ライン群用のサンプリング信号に従って前記第 1 の信号ラインを駆動し、前記第 2 の信号ライン群用のサンプリング信号に従って前記第 2 の信号ラインを駆動する駆動ステップと、を備えることを特徴とする。

【0013】

【作用】この発明によれば、各液晶容量に印加される信

号のサンプリング期間が重複することがない。従って、高解像度の画像を表示できる。

【0014】

【実施例】以下、この発明の実施例にかかる液晶表示装置及び液晶表示パネルの駆動方法を図面を参照して説明する。

(第 1 実施例) この実施例の液晶表示装置は、図 1 に示すように、TFT 側ガラス基板 12 とカラーフィルタ側ガラス基板 13 を備える TFT 液晶表示パネル 11 と、該パネルの TFT 側ガラス基板 12 上に配置された 4 つの信号側ドライバ 14A ~ 14D と 2 つの走査側ドライバ 15A、15B とこれらのドライバに接続されたフレキシブル回路基板 (FPB) 16 と、信号変換回路 17 と、より構成される。

【0015】信号側ドライバ 14A と 14B とは液晶表示パネル 11 の表示領域の下側に配置され、信号側ドライバ 14C と 14D は表示領域の上側に配置されている。また、走査側ドライバ 15A と 15B は液晶表示パネル 11 の右端に配置されている。信号変換回路 17 は、フレキシブル回路基板 16 上に配置され、信号側ドライバ 14A ~ 14D に接続されている。

【0016】図 2 は、液晶表示パネル 11 と信号側ドライバ 14A ~ 14D の回路構成を示す。液晶表示パネル 11 は、BGR 各色の画素が Δ 配置されて形成されており、各画素の液晶容量 (画素電極 21 と対向電極とその間の液晶により形成される容量) は TFT 22 を介して信号ライン (データライン) 23L、23U に接続されている。奇数列の信号ライン 23L は表示領域の下側に引き出され、下側の信号側ドライバ 14A、14B に接続され、偶数列の信号ライン 23U は表示領域の上側に引き出され、上側の信号側ドライバ 14C、14D に接続されている。また、各行の TFT 22 のゲートはゲートライン 24 に接続され、走査側ドライバ 15A、15B に接続されている。

【0017】下側の信号側ドライバ 14A、14B は、シフトレジスタを構成する複数のフリップフロップ 31L と、フリップフロップ 31L の出力に応じてオン・オフし、BGR いずれかの映像信号をチャージ回路 33L に供給するアナログスイッチ 32L と、クリア信号 CLR と出力イネイブル信号 OE に従って、各液晶容量を充・放電するチャージ回路 33L と、から構成されている。

【0018】上側の信号側ドライバ 14C、14D も同様に、シフトレジスタを構成する複数のフリップフロップ 31U と、フリップフロップ 31 の出力に応じてオン・オフし、BGR いずれかの映像信号をチャージ回路 33U に供給するアナログスイッチ 32U と、クリア信号 CLR と出力イネイブル信号 OE に従って、各液晶容量を充・放電するチャージ回路 33U から構成されている。

【0019】下側の信号側ドライバ14Aと14Bの各フリップフロップ31にはクロックCK1が供給される。信号側ドライバ14Aの先頭フリップフロップ31には、スタート信号SRT1が供給される。信号側ドライバ14Bの先頭フリップフロップ31には、信号側ドライバ14Aの最終段のフリップフロップ31の出力信号が供給される。

【0020】上側の信号側ドライバ14Cと14Dの各フリップフロップ31にはクロックCK1の反転信号であるCK2が供給される。左上側の信号側ドライバ14Cの先頭フリップフロップには、スタート信号SRT1よりもクロックの半周期分遅延したスタート信号SRT2が供給される。信号側ドライバ14Dの先頭フリップフロップ31には、信号側ドライバ14Cの最終段のフリップフロップ31の出力信号が供給される。

【0021】信号変換回路17は、テレビジョン受信信号等から生成された青赤緑各色のアナログ映像信号（階調信号）BGRは信号変換回路17に供給される。BGR各色の映像信号とクロックCK1を受け、BGR各色の映像信号を1.5クロック期間ずつサンプリングする。また、BGR各色の映像信号のサンプリングタイミングは1クロック期間ずつシフトしている。信号変換回路17は、サンプリングした信号（信号素片）を3クロック期間の信号に伸長し、奇数番のサンプリング映像信号を下側の信号側ドライバ14A、14Bに階調信号BL、GL、RLとして供給し、偶数番のサンプリング映像信号を上側の信号側ドライバ14C、14Dに階調信号RU、BU、GUとして供給する。

【0022】クリア信号CLR、出力イネイブル信号OE、クロックCK1、CK2、スタート信号STR1、STR2はタイミング制御部35により生成される。

【0023】次に、上記構成の液晶表示装置の動作を図3のタイミングチャートを参照して説明する。各水平走査期間が開始すると、走査側ドライバ15A、15Bは選択行のゲートライン24にゲートパルスを印加し、選択行のTF T22をオンさせる。タイミング制御部35は、チャージ回路33L、33Uにクリア信号CLRを供給し、選択行の液晶容量の電荷がオン状態のTF T22を介して放電される。続いて、クリア信号CLRがオフし、出力イネイブル信号OEがアクティブレベルとなる。

【0024】信号変換回路17は、図3（D）に示すクロックCK1に従って、（A）～（C）に例示するB、G、R各色の映像信号を、（F）～（H）に示すように1.5クロック期間ずつ、1クロック期間ずつシフトしたタイミングでサンプリングする。信号変換回路17は、サンプルした信号を3クロック期間の信号（信号素片）に伸長し、さらに、奇数番の信号を（I）、

（K）、（M）に示すように下側の信号側ドライバ14A、14Bに階調信号BL、GL、RLとして供給し、

偶数番の信号を（J）、（L）、（N）に示すように上側の信号側ドライバ14C、14Dに階調信号RU、BU、GUとして供給する。

【0025】下側の信号側ドライバ14A、14Bのフリップフロップ31には（D）に示すクロックCK1と（O）に示すスタート信号SRT1が供給され、フリップフロップ31はスタート信号SRT1を順次転送する。このため、第1段、第2段、第3段…のフリップフロップ31から出力される制御信号SL1、SL2、SL3…は、（P）～（R）に例示するように、1クロック期間ずつシフトして、3クロック期間Hレベルとなる。

【0026】フリップフロップ31Lの出力信号SL1、SL2…に従って、各アナログスイッチ32Lが順次3クロック期間ずつオンする。従って、（I）に示す信号B1、B3…が第1段、第4段、…のチャージ回路33Lに供給され、（K）に示す信号G1、G3…が第2段、第5段、…のチャージ回路33Lに供給され、（K）に示す信号R1、R3…が第3段、第6

段、…のチャージ回路33Lに供給される。

【0027】アナログスイッチ32Lを通過した信号は、チャージ回路33Lの入力容量をチャージし、チャージ回路33Lは入力容量にサンプリングされた電圧に対応する電圧を信号ライン23Lに供給する。

【0028】上側の信号側ドライバ14C、14Dのフリップフロップ31Uには（E）に示すクロックCK2と（S）に示すスタート信号SRT2が供給され、フリップフロップ31Uはスタート信号SRT2を順次転送する。このため、第1段、第2段、第3段…のフリップフロップ31Uから出力される制御信号SU1、SU2、SU3…は、（T）～（V）に例示するように、1クロック期間ずつシフトして、3クロック期間Hレベルとなる。

【0029】フリップフロップ31Uの出力信号SU1、SU2…に従って、各アナログスイッチ32Uが順次3クロック期間ずつオンする。従って、（N）に示す信号R0、R2…が第1段、第4段、…のチャージ回路33Uに供給され、（J）に示す信号B2、B4…が第2段、第5段、…のチャージ回路33Uに供給され、（L）に示す信号G2、G4…が第3段、第6

段、…のチャージ回路33Uに供給される。

【0030】チャージ回路33Uに供給された信号は、チャージ回路33Uの入力容量を充電し、サンプリングされる。チャージ回路33Uはサンプリング信号に対応する信号を信号ライン23Uに供給される。

【0031】各信号ライン23L及び23Uに印加された信号は、選択行のTF T22を介して各液晶容量に印加され、該液晶容量を充電する。各ゲートライン24の選択期間が終了すると、ゲートパルスがオフし、TF T22がオフする。従って、次の選択期間まで、各液晶容

量に電荷が保持され続け、所望の階調が表示される。

【0032】信号変換回路17は1.5クロック期間で映像信号のサンプリングを完了し、サンプリングした信号を3クロック期間の信号に伸長して上下の信号側ドライバ14A~14Dに供給する。従って、同一色の画素の映像信号のサンプリング期間が重複することがない。従って、信号ライン23L、23Uが上下に千鳥状に引き出され、表示領域の上下に信号側ドライバ14A~14Dが配置された構成の液晶表示装置に、高解像度の画像を表示させることができる。

【0033】なお、例えば、図12~図14に示す構成において、各ドライバ112A~112Dのサンプリング期間を3クロック期間のうちの前半1.5クロック期間のみとし、後半1.5クロック期間はサンプリングを停止することにより、サンプリング期間の重複を避けることも可能である。しかし、この方法では、チャージ回路133の入力容量をチャージする時間が半分になってしまい、チャージが完全に行われなくなる虞がある。しかし、この実施例によれば、チャージ回路33L、33Uの入力容量を3クロック期間で充電することができ、入力容量を十分に充電することができる。

【0034】次に、信号変換回路17の構成例を図4を参照して説明する。図4に示す構成は1色用の構成であり、BGR3色の映像信号用に図4に示す回路が3組配置される。まず、B、G又はRの映像信号は、チャンネル制御信号CH1~CH4に従ってオンオフするアナログスイッチ41~44を介して信号サンプリング用の容量C1~C4の一端にそれぞれ供給される。容量C1~C4の他端には基準電圧VBBが印加されている。また、容量C1~C4の一端は、クリア信号CL1~CL4に従って導通するアナログスイッチ45~48を介して基準電圧VBBに接続されている。

【0035】容量C1~C4は、チャージ回路33L及び33Uの入力容量の1/2以下の容量を有し、1.5クロック期間で充電が完了する。或いは、容量C1~C4の時定数はチャージ回路33L、33Uの入力容量の時定数の1/2以下である。容量C1~C4の一端の電圧は増幅器53~56に供給されている。

【0036】増幅器53、54の出力信号はアナログスイッチ49と50を介して下側の信号側ドライバ14A、14B用の階調信号BL、GL、RLとして出力される。アナログスイッチ49の制御端には選択信号SEL1がインバータIV1を介して供給されており、アナログスイッチ50の制御端には選択信号SEL1が供給されている。

【0037】増幅器55、56の出力信号はアナログスイッチ51と52を介して上側の信号側ドライバ14C、14D用の階調信号RU、BU、GUとして出力される。アナログスイッチ51の制御端には選択信号SEL2がインバータINV2を介して供給されており、ア

ナログスイッチ52の制御端には選択信号SEL2が供給されている。また、タイミングロジック57はクロックCK1に従ってチャンネル選択信号CH1~CH4、クリア信号CL1~CL4、選択信号SEL1、SEL2を出力する。

【0038】次に、上記構成の変換回路の動作を図5を参照して説明する。まず、タイミングロジック57は、図5(B)、(D)、(H)、(J)に示すように、クリア信号CL1~CL4を、1.5クロック期間づつ順次ハイレベルとする。クリア信号CL1~CL4により、アナログスイッチ45~48は1.5クロック期間づつ順次オンする。オンしたアナログスイッチ45~48を介して、各容量C1~C4に充電されていた電荷が放電される。

【0039】(B)~(E)及び(H)~(K)に示すように、クリア信号CL1~CL4に続いてチャンネル信号CH1~CH4が1.5クロック期間づつ順次ハイレベルとなる。チャンネル信号CH1~CH4によりアナログスイッチ41~44は1.5クロック期間づつ順次オンする。映像信号はオンしたアナログスイッチ41~44を介して、放電済みの容量C1~C4に供給され、サンプリングされる。

【0040】従って、(A)に示す映像信号は、期間T1、T5に容量C1にサンプリングされ、期間T3、T6に容量C2にサンプリングされ、期間T3に容量C3にサンプリングされ、期間T4に容量C4にサンプリングされる。

【0041】選択信号SEL1は(F)に示すようにクリア信号CL1に同期して3クロック期間ハイレベルとなる。また、選択信号SEL2は(L)に示すようにクリア信号CL2に同期して3クロック期間ハイレベルとなる信号である。アナログスイッチ49と50は選択信号SEL1に従って交互に3クロック期間づつオンし、(F)に示すように容量C1とC2にホールドされた信号を階調信号BL、GL又はRLとして出力する。これらの信号は下側の信号側ドライバ14A、14Bに供給される。アナログスイッチ51と52は選択信号SEL2に従って交互に3クロック期間づつオンし、(M)に示すように容量C3とC4にホールドされた信号を階調信号RU、BU、GUとして出力する。これらの信号は上側の信号側ドライバ14C、14Dに供給される。

【0042】下側の信号側ドライバ14A、14Bには(N)に示すクロックCK1、下側の信号側ドライバ14C、14Dには(O)に示すクロックCK2が供給されている。各信号側ドライバ14A~14Dは信号変換回路17から供給される信号を対応するチャージ回路33L、33Uの入力容量に充電され、チャージ回路33L、33Uは入力端容量にサンプリングされた信号に対応する信号を信号ライン23L、23Uに印加する。

【0043】このように、図4に示す構成によれば、各

11

色の映像信号の1.5クロック期間分の映像信号を3クロック期間の信号に伸長することができる。従って、この回路により得られた信号を下側及び上側の信号側ドライバ14A~14Dに振り分けて供給することにより、前述のように、高解像度の画像を表示することができる。なお、液晶の劣化を防止するため、印加電圧の極性を所定周期毎に反転することが望ましい。そこで、タイミングロジック57により、増幅器53~56の増幅率の極性を適宜反転すればよい。

【0044】(第2実施例)図2に示す信号変換回路17の他の構成例を図6に示す。図6に示す回路構成では、B、G、R各色の映像信号はA/D変換器61によりデジタルデータに変換され、フリップフロップ(F)62と64に供給される。フリップフロップ62の出力はフリップフロップ63に供給される。フリップフロップ63と64の出力信号はD/A変換器65と66によりアナログ信号に変換され、増幅器67、68を介して下側の信号側ドライバ14Aと14B、上側の信号側ドライバ14Cと14Dに供給される。また、フリップフロップ62には3クロック周期の制御信号SCが供給され、フリップフロップ63、64には、インバータ69により反転された制御信号SCが供給される。

【0045】このような構成によれば、映像信号は1.5クロック期間毎にデジタルデータに変換され、奇数番のデータはD/A変換器65に供給され、偶数番のデータはD/A変換器66に供給され、3クロック期間の信号に変換され、増幅器67、68を介して信号側ドライバ14A~14Dに供給される。

【0046】A/D変換器61のサンプリング容量をチャージ回路33L及び33Uの入力容量よりも充分小さくすることにより、下側の信号側ドライバ14A、14Bと上側の信号側ドライバ14C、14Dに供給する信号を異なったタイミングで正確にサンプリングすることができる。

【0047】(第3実施例)通常のテレビ受信機では、インターレース走査が行われており、走査線は1本おきに走査され、2フィールドで1フレームが構成されている。一方、液晶表示装置では、各画素の駆動周波数を考慮すると、このような駆動は好ましくない。そこで、1走査線分の映像信号を2走査線に表示する倍速駆動法を行い、1画素の液晶駆動周波数を倍にすることが有効である。

【0048】そこで、信号ラインを表示領域の上下に千鳥状に引き出し、有効画素領域の上下に信号側ドライバを配置した構造の液晶表示装置において、倍速駆動を可能とする第3実施例を説明する。

【0049】倍速駆動を可能とするためには、図4に示す信号変換回路17の出力端に図7に示す倍速駆動用の信号変換回路を配置し、図2に示すクロックCK1、CK2の周波数を2倍にする。この場合には、チャージ回

12

路33L、33Uの入力容量の充電が3クロックで完了するように信号側ドライバ14A~14Dを形成する。また、図7に示す変換回路は、信号変換回路17の出力信号毎に配置される。

【0050】信号変換回路17から出力される階調信号BL、GL、RL、RU、BU、GUは、A/D変換器71に供給される。A/D変換器71は供給された信号をA/Dクロックに従ってデジタルデータに変換する。得られたデジタルデータはA/Dクロックをインバータ72により反転して得られたライトクロックに従って順次ラインメモリ73に格納される。ラインメモリ73は2走査線分の記憶容量を有する。

【0051】直前の水平走査期間にラインメモリ73に書き込まれていた映像信号はD/Aクロックをインバータ74により反転して得られたリードクロックに従って3クロック期間毎に読み出される。ラインメモリ73から読み出されたデータは、D/A変換器75によりアナログ信号に変換され、正転・反転アンプ76により表示フレーム毎に極性の反転する信号に変換され、階調信号BL、GL、RL、RU、BU、GUとして出力する。コントローラ77は、6クロック周期のA/Dクロックと、3クロック周期のD/Aクロックと、映像信号の1ライン毎に書き込み領域と読み出し領域を切り換えるメモリ制御信号と、出力信号の極性を反転するための極性反転信号を出力する。

【0052】このような構成によれば、前の走査期間にラインメモリ73に書き込まれたデータを第1実施例の2倍の速度で読み出し、1走査ライン分の映像を表示パネル11の連続する2つの走査ラインに表示することができる。従って、表示画像の品質を高めることができる。

【0053】(第4実施例)第3実施例においては、信号変換回路17により映像信号を伸長した後で、図7の回路により倍速駆動用の信号に変換したが、映像信号を倍速駆動用の信号に変換する過程で下側の信号側ドライバ14A、14B用の信号と上側の信号側ドライバ14C、14D用の信号に変換することも可能である。図8はこのような構成した信号変換回路の構成例を示す。なお、この回路は、BGR映像信号のそれぞれについて1つ配置され、計3セットが必要となる。

【0054】まず、映像信号はA/D変換器81に供給される。A/D変換器81の出力するデータD1はフリップフロップ82と84に供給される。フリップフロップ82の出力D2はフリップフロップ83に供給される。フリップフロップ83と84の出力データD3、D4はそれぞれ液晶表示パネル11の2走査ライン分の記憶容量を有する第1と第2のラインメモリ85、86の書き込み端子に供給される。

【0055】ラインメモリ85、86から読み出されたデータD5、D6はD/A変換器87、88に供給され

る。D/A変換器87、88の出力信号は正転・反転アンプ9、90に供給される。正転・反転アンプ89、90の出力がそれぞれ下側及び上側の信号側ドライバ14A~14Dに供給される。

【0056】コントローラ91は、3クロック周期のA/DクロックをA/D変換器81に供給する。A/Dクロックは分周回路により1/2分周され、ライトクロックとして第1のフリップフロップ82のクロック端子とラインメモリ85、86の書き込みクロック端子に供給される。ライトクロックはインバータ93を介して第2及び第3のフリップフロップ83、84のクロック端子に供給される。さらに、コントローラ91は3クロック周期のD/AクロックをD/A変換器87、88のクロック端子に供給し、さらに、インバータ94を介してラインメモリ85、86の読み出しクロック端子に供給する。また、正転・反転アンプ89、90の増幅率の極性を反転する極性反転信号を所定期間毎に出力する。

【0057】次に、図8に示す回路の動作を図9のタイムチャートを参照して説明する。A/D変換器81は、図9(A)に例示する映像信号を(B)に示すA/Dクロックに同期してデジタルデータに変換し、(C)に示すデータD1を順次出力する。データD1は(D)に示すライトクロックに従って、第1のフリップフロップ82にラッチされる。(E)に示す第1のフリップフロップ82の出力データD2は反転ライトクロックに従って第2のフリップフロップ84にラッチされる。また、A/D変換器81の出力データD1は、反転ライトクロックに従って第3のフリップフロップ84にラッチされる。(F)、(G)に示す第2、第3のフリップフロップ83、84の出力データD3、D4は(D)に示すライトクロックに従ってラインメモリ85と86に順次格納される。

【0058】直前の水平走査期間にラインメモリ85、86に書き込まれていたデータは、リードクロックに従って(H)、(J)に示すように順次読み出される。ラインメモリ85、86から読み出されたデータはD/A変換器87、88によりアナログ信号に変換され、正転・反転アンプ89、90により増幅され、出力される。コントローラ91は、例えば、1コモン毎に出力信号の極性を反転させる。第1の正転・反転アンプ89の出力信号を下側の信号側ドライバ14Aに、14Bに、第2の正転・反転アンプ90の出力信号を上側の信号側ドライバ14C、14Dに供給する。

【0059】この構成の場合、(I)、(K)に示すように、下側の信号側ドライバ14A、14Bに供給されるクロックCK1'と上側の信号側ドライバ14C、14Dに供給されるクロックCK2'は(L)に示す通常駆動時のクロックCK1の2倍の周波数となる。また、クロックCK1'とCK2'は同相の信号である。

【0060】下側の信号側ドライバ14A、14Bのフ

リップフロップ31Lはスタート信号SRT1を順次転送し、3クロック期間ハイレベルとなる信号SL1、SL2、...を順次出力し、上側の信号側ドライバ14C、14Dのフリップフロップ31Uはスタート信号SRT2を順次転送し、3クロック期間ハイレベルとなる信号SU1、SU2、...を順次出力する。これらの信号に対応するアナログスイッチ32L、32Uが順次オンする。(H)、(J)に示す各映像信号は、オンしたアナログスイッチ32L、32Uを介して対応するチャージ回路33L又は33Uに供給され、入力容量を充電する。チャージ回路33L又は33Uは、入力容量にサンプリングされた信号に対応する信号を信号ライン23L、23U及びオンしているTFT22を介して選択状態の液晶容量に対向する書き込む。

【0061】このような構成によれば、倍速駆動によりテレビジョンの1走査期間に液晶表示装置の2走査線に映像を表示するので、高品質の画像を表示することができる。また、各画素に供給される信号は、映像信号を重複しないタイミングサンプリングして得られたものであり、解像度の低下を防止することができる。

【0062】図8に示す構成では、映像信号をA/D変換して、下側と上側の信号側ドライバ14Aと14B、14Cと14D用に振り分けた後に、各データをラインメモリ85、86に格納した。しかし、A/D変換後のデータをメモリに格納した後に、下側と上側の信号側ドライバ14Aと14B、14Cと14D用に振り分けてもよい。

【0063】このような構成の駆動回路の構成を図10に示す。図10の構成では、映像信号はA/D変換器81に供給され、A/D変換器81の出力D11はラインメモリ95の書き込み端子に順次供給される。ラインメモリ95から読み出されたデータD12は、フリップフロップ82と84に供給される。フリップフロップ82の出力D13はフリップフロップ84に供給される。フリップフロップ83と84の出力データD14、D15はD/A変換器87、88の出力信号は正転・反転アンプ89、90に供給される。正転・反転アンプ89、90の出力がそれぞれ下側及び上側の信号側ドライバ14A~14Dに供給される。

【0064】コントローラ91は、A/DクロックをA/D変換器81に供給する。A/Dクロックはインバータ96を介してライトクロックとしてラインメモリ95に供給される。また、コントローラ91は、映像信号の1走査ライン期間毎に、読み出し対象記憶領域と書き込み対象記憶領域を切り換えるメモリ制御信号をラインメモリ95に供給する。コントローラ91はリードクロックをラインメモリ95に供給する。リードクロックは分周回路97により1/2分周され、D/Aクロックとして第1フリップフロップ82とD/A変換器87、88に供給される。D/Aクロックはインバータ98により

15

反転され、第2、第3のフリップフロップ83、84に供給される。

【0065】このような構成によれば、図11(A)に示す映像信号は、A/Dクロックに従って、A/D変換器81により(B)に示すデジタルデータD11に変換され、ラインメモリ95に順次格納される。一方、前の走査期間に格納されていたデータは、リードクロックに従って、(C)に示すように順次読み出される。

【0066】読み出されたデータD12は、D/Aクロックに従って、(D)に示すように第1のフリップフロップ82に格納される。また、データD12と第1のフリップフロップ82の出力データD13は反転D/Aクロックに従って(E)と(G)に示すように第2と第3のフリップフロップ83、84に格納される。第2と第3のフリップフロップ83、84の出力データD14、D15はD/A変換器87、88に供給され、アナログ信号に変換され、さらに、極性反転信号に従った極性に増幅されて信号側ドライバ14A~14Dに供給される。信号側ドライバ14A~14Dには、(F)と(H)に示すクロックCK1、CK2が供給されており、各信号側ドライバ14A~14Dは供給された信号をクロックに従ってサンプリングし、対応する信号ライン23L、23Uに印加する。このような構成によっても、高解像度の画像を表示することができる。

【0067】なお、この発明は上記実施例に限定されず、種々の変形及び応用が可能である。例えば、信号変換回路17の構成は、図4、図8、図10に示す構成に限定されず、同様の機能を実現する他の回路を採用してもよい。また、信号変換回路17を信号側ドライバ14A~14Dの外部に配置する構成を示したが、各信号側ドライバ14A~14Dの内部に配置してもよい。

【0068】さらに、この発明は上記実施例に限定されない。例えば、液晶表示パネル11はBGR3色の画素から構成されるカラー液晶表示パネルに限定されず、モノクロ液晶表示パネル或いは印加電圧に応じて表示色が変化する複屈折制御方式のカラー液晶表示パネル等でもよい。この場合、信号変換回路17は映像信号を1画分の期間サンプリングし、通常駆動の場合には2画素分の期間に伸長し、信号側ドライバ14A~14Dに供給する。各チャージ回路31L、31Uは供給された信号を映像信号の2画素分の表示期間サンプリングし、サンプリング値に対応する信号を信号ラインを介して液晶容量に印加する。また、倍速駆動の場合には1画素分の期間に伸長し、信号側ドライバ14A~14Dに供給する。各チャージ回路31L、31Uは供給された信号を映像信号の1画素分の表示期間サンプリングし、サンプリング値に対応する信号を信号ラインを介して液晶容量に印加する。そして、映像信号の1水平走査期間の間に2走査線を駆動する。

【0069】また、この発明は通常駆動、倍速駆動の他

16

に3倍駆動、4倍駆動等に適用することも可能である。また、スイッチング素子としてTFTを用いたアクティブマトリクス型液晶表示パネルを例示したが、スイッチング素子としてはMIM等の他のアクティブ素子を使用してもよい。

【0070】

【発明の効果】以上説明したように、この発明によれば、映像信号のサンプリング期間を、一方の側のドライバ用の期間と他方の側のドライバ用の期間で異ならせたので、映像信号を重複してサンプリングすることがなく、解像度の低下を防止し、高解像度の画像を表示できる。

【図面の簡単な説明】

【図1】この発明の一実施例にかかる液晶表示装置の平面図である。

【図2】図1に示す液晶表示パネルと信号側ドライバの構成を示す回路図である。

【図3】(A)~(V)は図1及び図2に示す構成の液晶表示装置の動作を説明するためのタイミングチャートである。

【図4】図1及び図2に示す信号変換回路の構成例を示す回路図である。

【図5】(A)~(O)は図4に示す信号変換回路の動作を説明するためのタイミングチャートである。

【図6】図1及び図2に示す信号変換回路の他の構成例を示す回路図である。

【図7】倍速駆動を可能とするための付加回路の構成の一例を示す回路図である。

【図8】倍速駆動を可能とする信号変換回路の構成の一例を示す回路図である。

【図9】(A)~(L)は、図8に示す信号変換回路の動作を説明するためのタイミングチャートである。

【図10】倍速駆動を可能とする信号変換回路の構成の他の例を示す回路図である。

【図11】(A)~(H)は、図10に示す信号変換回路の動作を説明するためのタイミングチャートである。

【図12】従来の液晶表示装置の構成を示す平面図である。

【図13】図12に示す液晶表示パネルと信号側ドライバの構成を示す回路図である。

【図14】(A)~(I)は図12及び図13に示す構成の液晶表示装置の動作を説明するためのタイミングチャートである。

【図15】信号ラインの配線例を示す回路図である。

【図16】液晶表示装置の変形例を示す平面図である。

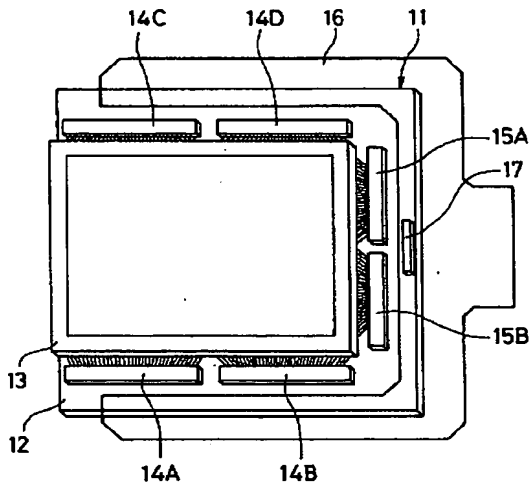
【図17】(A)~(J)は図15及び図16に示す配線の液晶表示パネルの駆動波形を示す図である。

【符号の説明】

11…液晶表示パネル(液晶表示素子)、12…下側ガラス基板(TFT基板)、13…上側ガラス基板、

17
14A~14D…信号側ドライバ、15A、15B…
走査側ドライバ、16…フレキシブル回路基板、17…
信号変換回路、21…画素電極、22…TFT、2
3L、23U…信号ライン、24…ゲートライン、3
1L、31U…フリップフロップ、32L、32U…
アナログスイッチ、33L、33U…ドライバ、35…
タイミング制御部、41~52…アナログスイ
ッチ、61…A/D変換器、62~64…フリップフロ
ップ、65、66…D/A変換器、67、68…増幅*

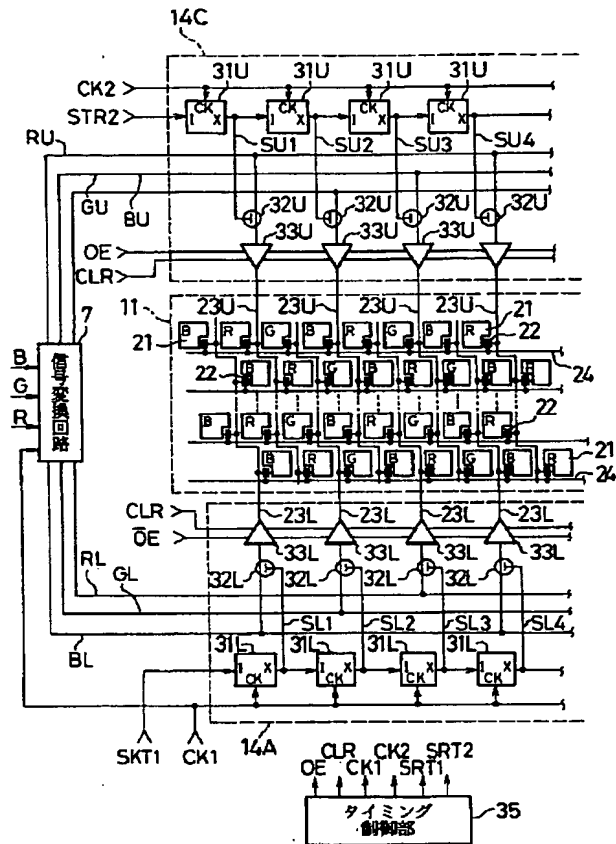
【図1】



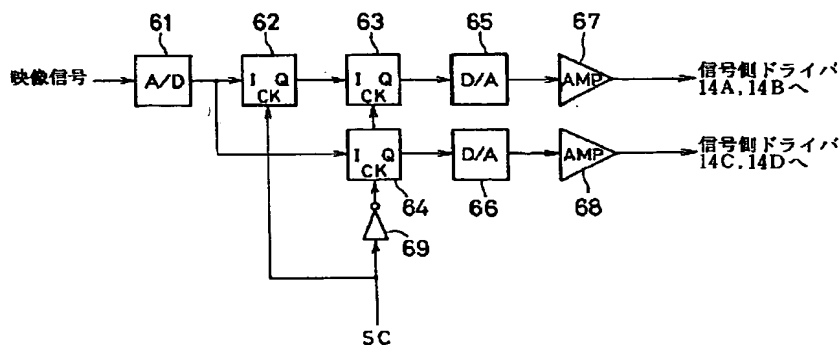
18

*器、71…A/D変換器、72…インバータ、73…
ラインメモリ、74…インバータ、75…D/A変
換器、76…正転・反転アンプ、77…コントロー
ラ、81…A/D変換器、82~84…フリップフロ
ップ、85、86…ラインメモリ、87、88…D/
A変換器、89、90…正転・反転アンプ、91…コ
ントローラ、92…分周回路、93、94…インバー
タ

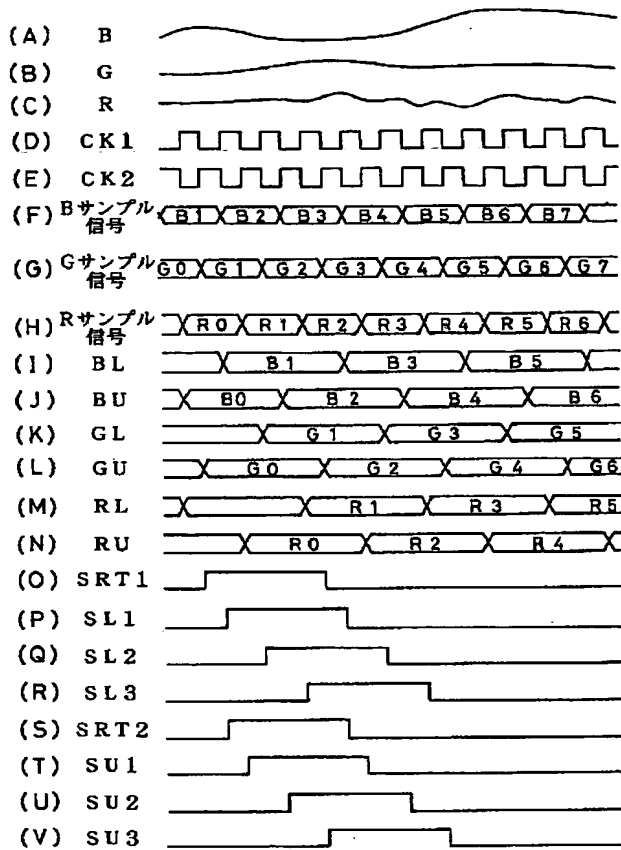
【図2】



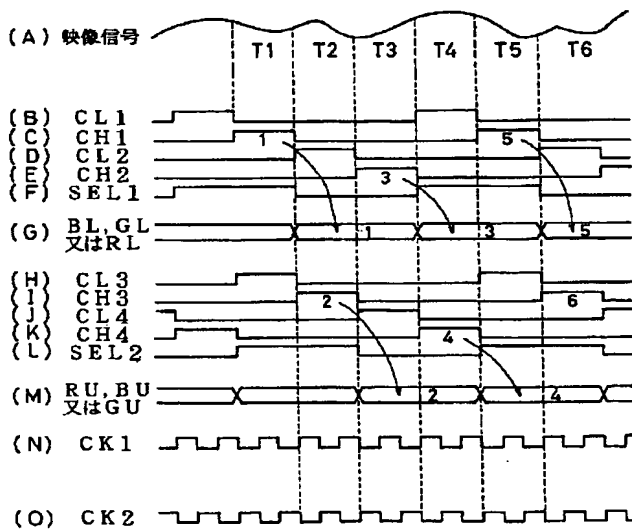
【図6】



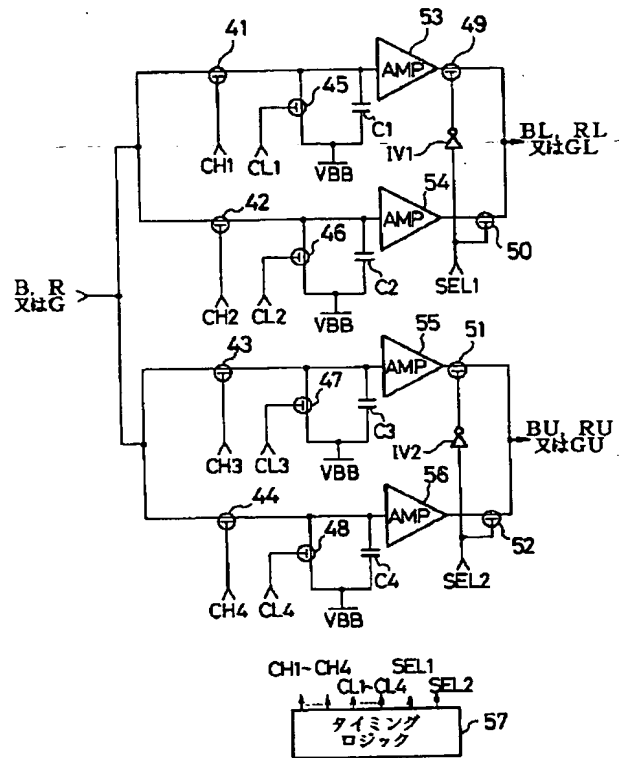
【図3】



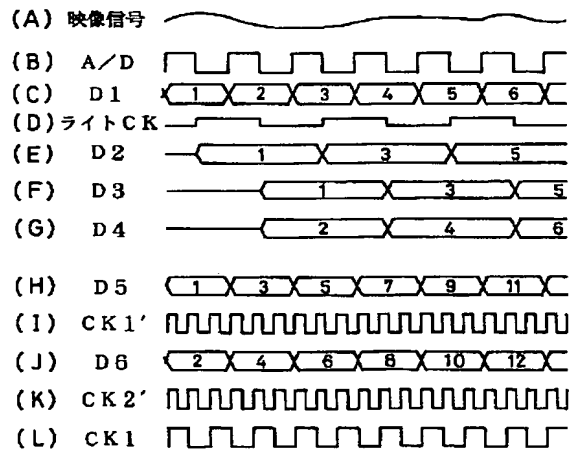
【図5】



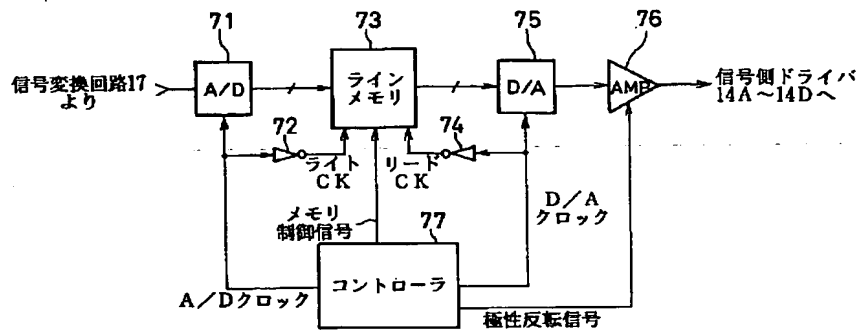
【図4】



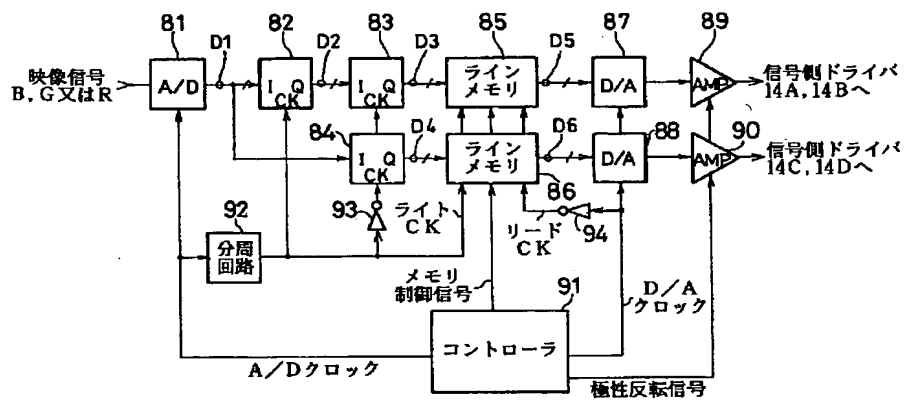
【図9】



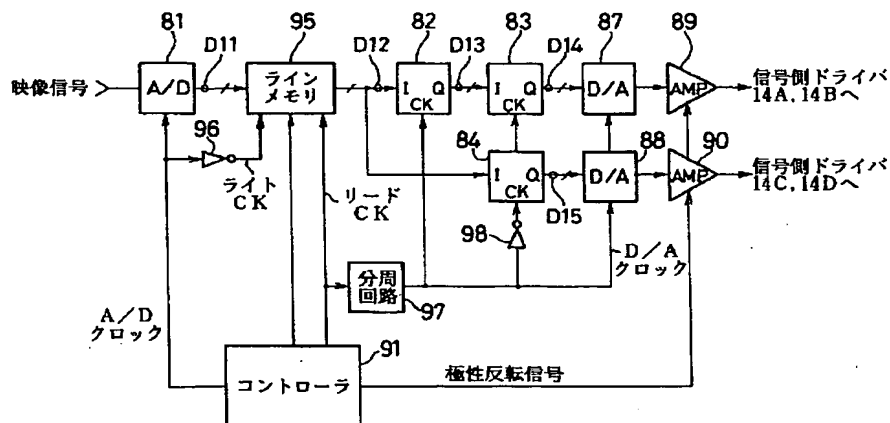
【図 7】



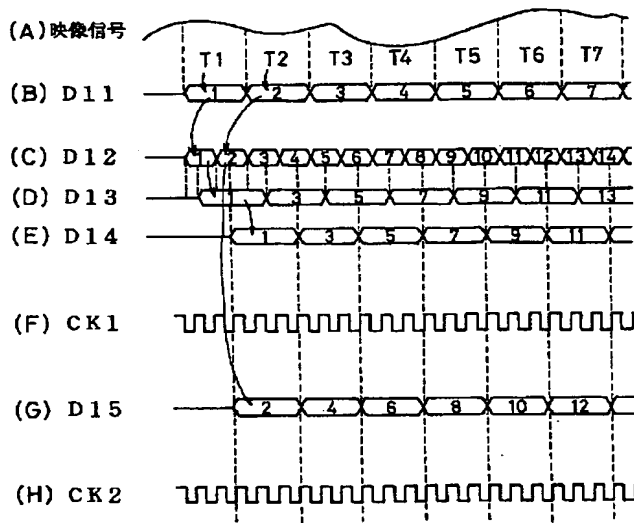
【図 8】



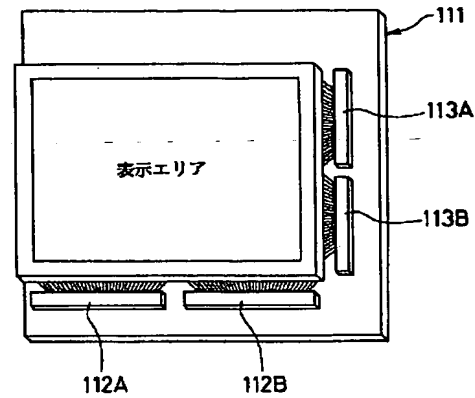
【図 10】



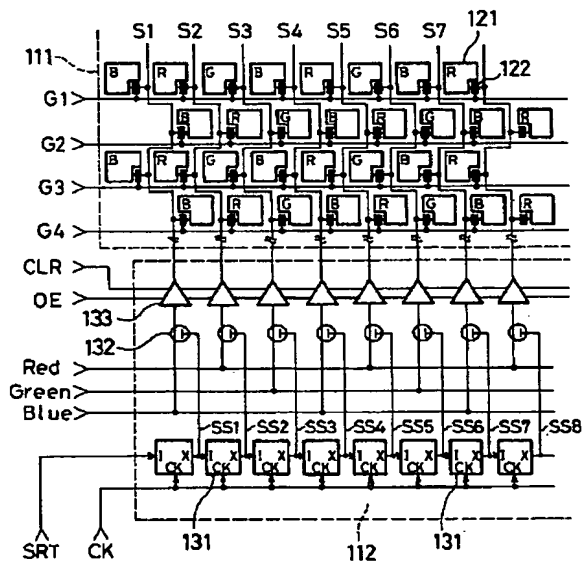
【図11】



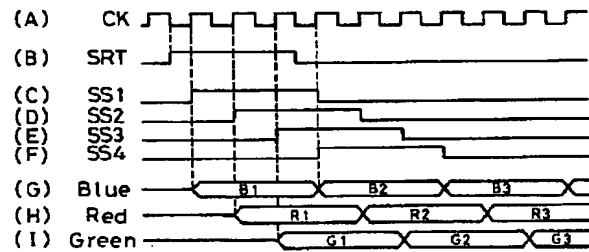
【図12】



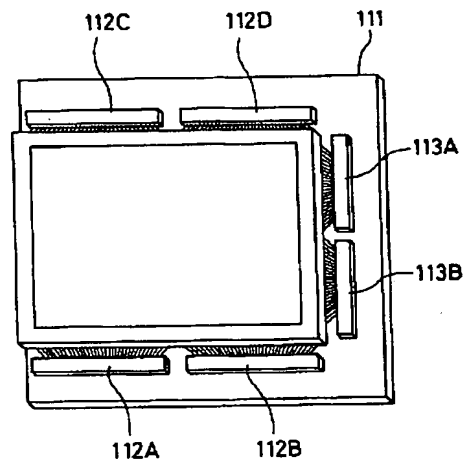
【図13】



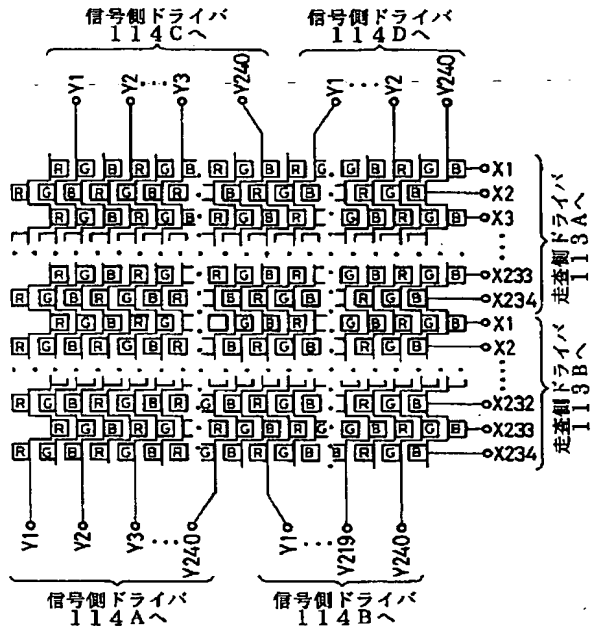
【図14】



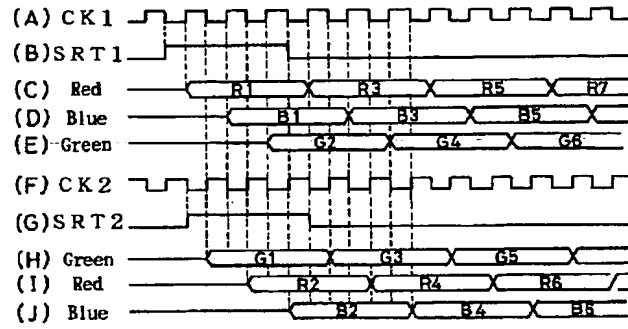
【図16】



【図15】



【図17】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.